

Curriculum

Rinaldo Castello, nato a Genova il 16-1-53, ha ottenuto la laurea con lode in Ingegneria Elettronica presso l'Università di Genova nel 1977, il Master of Science e il Ph. D. presso l'Università della California, Berkeley nel 1981 e nel 1984. Dall' 83 all' 85 è stato Visiting Assistant Professor a Berkeley. Nel 1987 è diventato Professore Associato presso l'Università di Pavia, dove è Professore Ordinario di Dispositivi Elettronici. Dal 1986 al 2005 è stato consulente di ST-Microelectronics. Dal 1998 al 2005 è stato Direttore Scientifico di un gruppo di ricerca congiunto fra STM ed Università di Pavia situato Pavia nel settore dei circuiti integrati che ha contribuito a fondare. E' stato il coordinatore di un progetto FIRB del MIUR finanziato con oltre 8 Milioni di Euro. Ha promosso l'arrivo a Pavia di vari design centers di Industrie Multinazionali fra le quali Marvell di cui è consulente dal 2005. E' membro del comitato scientifico della European Solid State Circuit Conference (ESSCIRC) dal 1987, ed è stato membro del comitato scientifico dell' International Solid State Circuit Conference (ISSCC) dal 1992 al 2004. E' stato Technical Chairman di ESSCIRC 1991, General Co-Chairman di ESSCIRC/ESSDERC 2002, European Editor del Journal of Solid State Circuits dal 1994 al 1996, Guest Editor del numero di Luglio 2002 e Distinguished Lecturer della IEEE Solid State Circuit Society. Per la 60-esima ISSCC è stato incluso fra i più importanti contributori sia nei primi 60 che negli ultimi 10 anni (con altri 18 in tutto il mondo) ed è stato uno dei due europei al Plenary Distinguished Panel organizzato per l'occasione. Ha ricevuto il Best Student Paper al VLSI Circuits Symposium 2005, il Best Invited Paper alla CICC 2012 e la Best Evening Session alla ISSCC 2013. Il professor Castello è Fellow della IEEE.

Pubblificazioni scientifiche recenti più significative

1. I. Fabiano, M. Sosio, A. Liscidini, R. Castello (2013). SAW-less analog front-end receivers for TDD and FDD 2013 IEEE ISSCC Digest of Technical Papers. 2013 82- 83,
2. M. Sosio, A. Liscidini, R. Castello (2013). An Intuitive Current-Driven Passive Mixer Model Based on Switched-Capacitor Theory. IEEE TCAS II, EXPRESS BRIEFS p. 66 - 70 Vol. 60.
3. P. Rossi, N. Codega, D. Gerna, A. Liscidini, D. Ottini, Y. He, A. Pirola, E. Sacchi, G. Uehara, C. Yang, R. Castello (2013). An LTE transmitter using a class-A/B power mixer 2013 IEEE ISSCC Digest of Technical Papers. p. 340 – 341
4. Greenberg J., De Bernardinis F., Tinella C., Milani A., Pan J., Uggetti P., Sosio M., Shaoan Dai, Tang S., Cesura G., Gandolfi G., Colonna V., Castello R. (2012). A 40MHz-to-1GHz fully integrated multistandard silicon tuner in 80nm CMOS" IEEE ISSCC Digest of Technical Papers 19-23 feb., San Francisco, CA,
5. Sosio M., Liscidini A., Castello R. (2012). "A 2G/3G Cellular Analog Baseband Based on a Filtering ADC". IEEE TCAS. II, EXPRESS BRIEFS p. 214 - 218 Vol. VOL. 59,
6. Liscidini, A.; Fanori, L.; Andreani, P.; Castello, R.; (2012). "A 36mW/9mW power-scalable DCO in 55nm CMOS for GSM/WCDMA frequency synthesizers". IEEE ISSCC Digest of Technical Papers 348- 350, 19-22 feb. 2012, San Francisco, CA-USA,
7. Vercesi L., Fanori L., De Bernardinis F., Liscidini A., Castello R. (2012). "A Dither-Less All Digital PLL for Cellular Transmitters,". IEEE JSSC p. 1 - 13 Vol. VOL. 47
8. Pirola A., Liscidini A., Castello Rinaldo (2010). Current-Mode, WCDMA Channel Filter With In-Band Noise Shaping. IEEE JSSC p. 1770 - 1780 Vol. 45,
9. Fanori L., Liscidini A., R. Castello (2010). Capacitive Degeneration in LCTank Oscillator for DCO Fine-Frequency Tuning. IEEE JSSC p. 2737-2745 Vol. 45,
10. Lollo A., Bollati G., Castello R. (2010). A Class-G Headphone Amplifier in 65 nm CMOS Technology. IEEE JSSC p. 2530 - 2542 Vol. 45,
11. Lollo A., Bollati Gi., Castello R. (2010). Class-G headphone driver in 65nm CMOS technology. IEEE ISSCC Digest of Technical papers 2010. 07-11 febbraio 2010, San Francisco,
12. Fanori L., Liscidini A., Castello R. (2010). 3.3GHz DCO with a frequency resolution of 150Hz for All-digital PLL. IEEE ISSCC 07-11 febbraio 2010, San Francisco,

13. Vercesi L., Liscidini A., Castello R. (2010). Two-Dimensions Vernier Timeto- Digital Converter. IEEE JSSC p. 1504 -1512 Vol. 45,
14. Tedeschi M., Liscidini A., Castello R. (2010). Low-Power Quadrature Receivers for ZigBee Applications. IEEE JSSC p. 1710 - 1719 Vol. 45,
15. A. Liscidini, A. Pirola, R. Castello (2009). A 1.25mW 75dB-SFDR CT filter with in-band noise IEEE International Solid-State Circuits Conference. 8-12 febbraio 2009, San Francisco,
16. G. Cesura, A. Bosi, F. Rezzi, R. Castello, Jenkin Chan, SaiBun Wong, Chi Fan Yung, O. Carnu, T. Cho (2009). A VDSL2 CPE AFE in 0.15 μ m CMOS with integrated line driver IEEE International Solid-State Circuits Conference. 8-12 febbraio 2009, San Francisco, CA,
17. A. Liscidini, G. Martini, D. Mastantuono, R. Castello (2008). Analysis and Design of Configurable LNAs in Feedback Common-Gate Topologies. IEEE TCAS. II, EXPRESS BRIEFS p. 733 - 737 Vol. 55,
18. A. Liscidini, M. Tedeschi, R. Castello (2008). A 2.4 GHz 3.6mW 0.35mm² quadrature front-end RX for ZigBee and WPAN Applications. IEEE ISSCC. 3-7 febbraio 2008, San Francisco,
19. D. Manstretta , N. LAURENTI, R. CASTELLO (2008). A Reconfigurable Narrowband MBOFDM UWB Receiver Architecture. IEEE TCAS II, EXPRESS BRIEFS) p. 324 - 328 Vol. 55,

Titoli scientifici più significativi

1977 Laurea con Lode in Ingegneria Elettronica presso l'Università di Genova
 1983 Master of Science in Electrical Engineering presso l'Università della California a Berkeley
 1984 Ph. D. in Electrical Engineering presso l'Università della California a Berkeley
 1984-86 Visiting Assistant Professor /Visiting Reserch Fellow Università della California a Berkeley
 1986/2005 Consulente press ST Microelectronics nel settore dei circuiti integrati per telecomunicazioni
 1987 Professore associato presso il Dipartimento di Elettronica dell'Università di Pavia
 1991 Presidente del comitato scientifico di ESSCIRC 91 (prima volta della conferenza in Italia)
 1992 Guest Editor della Special Issue del Journal of Solid State Circuit dedicata a ESSCIRC 91.
 1993-96 Associate Editor per l' Europa del Journal of Solid State Circuit della IEEE
 1996/2005 Membro del comitato scientifico della ISSCC
 1998/2005 Direttore Scientifico centro di ricerca Università di Pavia/STM "Studio di microelettronica"
 1999 Fellow della IEEE per contributi ai filtri analogici
 1999 Distinguished Lecturer della Solid State Circuit Society della IEEE
 2000 Professore ordinario presso il Dipartimento di Elettronica dell'Università di Pavia
 2001 Coordinatore scientifico di un progetto FIRB di circa 12 milioni di Euro
 2002 General Co-Chairman di ESSDERC/ESSCIRC (per la prima volta in forma congiunta)
 2005 Premiato per il "Best student paper" al VLSI Symposium
 2005 Invited Speaker alla sessione plenaria all' ESSCIRC 2006 a Montreux
 2011 Premiato per Best Invited Paper alla CICC
 2012 Premiato per Best Evening Panel alla ISSCC
 2013 Outstanding Contributor nei primi 60 e ultimi 10 anni di ISSCC (18 persone nel mondo)

Attività Didattica

Docente del corso Dispositivi Elettronici
 Membro del Collegio Docenti del Dottorato in Microelettronica
 Relatore di molte tesi di Laurea Magistrale/Specialistica e di Dottorato

Temi di Ricerca

Circuiti integrati analogici e misti in particolare per applicazione nell'ambito delle telecomunicazioni