

CURRICULUM VITAE

INFORMAZIONI PERSONALI

Nome **DANILO MANSTRETTA**
Indirizzo **VIA GARIBALDI, 51 – 27049 STRADELLA (PV)**
E-mail **danilo.manstretta@unipv.it**
Telefono +39 333 9316059
Nazionalità Italiana
Data e luogo di nascita 19/09/1973, Broni (PV)

OCCUPAZIONE ATTUALE

da Ott 2019
Azienda Università degli Studi di Pavia - Corso Strada Nuova, 65 - 27100 Pavia
Settore Università
Posizione/ruolo Professore Associato
Attività e responsabilità Svolgo attività di ricerca nell'ambito dei circuiti integrati analogici ed RF, in particolare per applicazioni a comunicazioni wireless e wireline. Sono titolare degli insegnamenti "VLSI Analog-Digital Interface ICs" e "Industrial Topics in Microelectronics" e co-titolare dell'insegnamento "Elettronica II". Sono membro del Collegio di Dottorato in Microelettronica.

ESPERIENZE PROFESSIONALI

Feb 2005-Sett 2019
Azienda Università degli Studi di Pavia - Corso Strada Nuova, 65 - 27100 Pavia
Settore Università
Posizione/ruolo Ricercatore Universitario
Attività e responsabilità Svolgo attività di ricerca nell'ambito dei circuiti integrati analogici ed RF, in particolare per applicazioni a comunicazioni wireless e wireline. Titolare degli insegnamenti "VLSI Analog-Digital Interface ICs" e "Tecnologie e Materiali per l'Elettronica" e co-titolare dell'insegnamento "Elettronica II". Sono membro del Collegio di Dottorato in Microelettronica.

2018
Azienda Ministero dell'Istruzione, dell'Università e della Ricerca
Settore Università
Posizione/ruolo Consulente di parte
Attività e responsabilità Consulente tecnico di parte in favore del MIUR in causa civile concernente un progetto di ricerca finanziato dal MIUR

2017 – 2018
Azienda Photeon Technologies
Settore Semiconductors
Posizione/ruolo Consulente
Attività e responsabilità Contratto conto-terzi sulla tematica: Progettazione e consulenza sulle metodologie di progetto di circuiti integrati a radiofrequenza.

Marzo 2014 - Settembre 2014
Periodo di 6 mesi aspettativa per l'attribuzione di borse di studio, assegni o altre forme similari di sovvenzione dell'Unione Europea o Internazionale (ai sensi art. 33, DL 9 Feb 2012 no.5, convertito in Legge n. 35/2012 e art.23-bis, DLGS 30 Mar 2011 n. 165)

Azienda Marvell Italia - V.le Repubblica, 38 - 27100 Pavia
Settore Semiconduttori
Posizione/ruolo Consulente
Attività e responsabilità "Secondment assignment" nell'ambito del progetto europeo Marie Curie ATWC 251399 (Adaptive Transceivers for Wireless Communications). Responsabile dello sviluppo delle attività previste dal WP2: RX Architecture.

Nov 2003– Gen 2005

Azienda Broadcom Corporation (attualmente parte di Broadcom Inc.)
5300 California Avenue
Irvine, California 92617
USA
Settore Semiconductors for wireless and wireline communications
Posizione/ruolo Staff Scientist (Dipendente)
Attività e responsabilità Membro del gruppo responsabile per lo sviluppo dei ricevitori (tuner) televisivi. Responsabile per la progettazione di un nuovo pre-amplificatore multi-standard a guadagno variabile (BCM3431). Il chip include una parte digitale per controllo automatico del guadagno.

Set 2001– Ott 2003

Azienda Agere Systems (attualmente parte di Broadcom Inc.)
Sedi di Murray Hill (NJ) e successivamente Allentown (PA), USA
Settore Semiconduttori
Posizione/ruolo Member of Technical Staff (Dipendente)
Attività e responsabilità Ricerca e sviluppo nell'ambito dei ricetrasmittitori integrati per WLAN di nuova generazione. Responsabile dello sviluppo dell'architettura del ricevitore e della interfaccia analogico/digitale.

**TITOLI E QUALIFICHE
ACCADEMICHE**

Tornata 2013

Abilitazione MIUR – Abilitazione Scientifica Nazionale
Abilitazione a professore di seconda fascia *nel settore* 09/E3 Elettronica
Periodo di validità: dal 19/01/2015 al 19/01/2021

**• Ottobre 1998– Novembre
2001**

- Università Università degli Studi di Pavia
- Tematica Microelettronica a radiofrequenza.
- Titolo della tesi A Direct Conversion Receiver Front-End for UMTS in 0.18 μ m CMOS. Part I: mixer and Quadrature Local Oscillator
- Titolo rilasciato Dottorato in Ingegneria Elettronica e Informatica

**• Ottobre 1992– Febbraio
1998**

- Università Università degli Studi di Pavia
- Titolo della tesi Mixer operating at 1.2V supply for mobile communications
- Titolo rilasciato Laurea (Vecchio Ordinamento) in Ingegneria Elettronica con la votazione di 110/110 e Lode

ATTIVITÀ DIDATTICA

L'attività didattica ha riguardato principalmente la titolarità di corsi nel settore ING-INF/01 - Elettronica, sia a livello di laurea triennale che a livello di laurea specialistica o magistrale, aventi come argomento le tecnologie e le metodologie di analisi e di progettazione di circuiti e sistemi elettronici integrati analogici e misti.

Titolarità di insegnamenti e di moduli di insegnamento

A.A. 2007–08, fino all' A.A. 2010-11	Insegnamento di <i>Tecnologie e Materiali per l'Elettronica</i> (6 CFU), SSD ING-INF/01, nell'ambito del corso di Laurea in Ingegneria Elettronica e delle Telecomunicazioni (Università di Pavia)
A.A. 2011–12, fino all'A.A. 2013-14	Insegnamento di <i>Filtri e Convertitori</i> (6 CFU), SSD ING-INF/01, nell'ambito del corso di Laurea Magistrale in Ingegneria Elettronica (Università di Pavia)
A.A. 2014–15, fino all'A.A. 2019-20	Insegnamento di <i>VLSI Analog-Digital Interface Integrated Circuits</i> (tenuto in lingua inglese) (6 CFU), SSD ING-INF/01, nell'ambito del corso di Laurea Magistrale in Electronic Engineering (Università di Pavia)
A.A. 2017–18, fino all'A.A. 2018-19	Modulo di 4 CFU nell'ambito dell'Insegnamento di Elettronica II – Modulo A e B (12 CFU), SSD ING-INF/01, nell'ambito del corso di Laurea in Ingegneria Elettronica e Informatica (Università di Pavia)
A.A. 2019–20, fino all'A.A. 2019-20	Insegnamento di Industrial Topics in Microelectronics (3 CFU), SSD ING-INF/01, nell'ambito del corso di Laurea Magistrale in Electronic Engineering (Università di Pavia)

PARTECIPAZIONE ALLE COMMISSIONI ISTITUITE PER GLI ESAMI DI PROFITTO

Membro della commissione d'esame per il corso di "Integrated Circuit Devices", SSD ING-INF/01, nell'ambito del corso di Laurea Magistrale in Electronic Engineering (Università di Pavia)

ATTIVITÀ DI TUTORAGGIO DEGLI STUDENTI RELATIVA ALLA PREDISPOSIZIONE DELLE TESI DI LAUREA, DI LAUREA MAGISTRALE E DELLE TESI DI DOTTORATO.

Elenco degli studenti e titoli delle tesi, tesi di laurea magistrale e tesi di dottorato di cui sono stato relatore e/o correlatore o tutore:

Laurea Triennale

Giovanni Federico Ramella, "Caratterizzazione di ricevitori integrati operanti fino a 67 GHz", AA 2008-2009

Laura Filippi, "Caratterizzazione di un ricevitore integrato in tecnologie CMOS 90nm per amplificatori UWB (ECMA368)", AA 2009-2010

Davide Leone, "Realizzazione di un front-end analogico per applicazioni RFID", AA 2009-2010, (tirocinio aziendale presso STEM srl)

Valeria Antoninetti, "Tecniche di linearizzazione per trasmettitori wireless a bassissima potenza", AA 2010-2011

Diego Girompini, "Analisi e procedure di riparazione di apparecchiature audio e video per una ottimizzazione del processo produttivo", AA 2010-2011 (tirocinio aziendale presso CAT Electronic snc)

Luca Carraro, "Caratterizzazione di un trasmettitore wireless adattativo a modulazione diretta in tecnologia CMOS", AA 2012-2013

Daniele Montanari, "Studio di stadi di banda base per ricevitori LTE", AA 2012-2013

Emmanuele Boerci, "Ottimizzazione di trasformatori di step-up per oscillatori integrati a basso rumore di fase", AA 2012-2013

Mattia Zanchetta, "Progettazione di front-end duplexer-less basati su trasformatori", AA 2012-13

Riccardo Fabbian, "Progettazione e caratterizzazione di una scheda di test per ricevitore LTE con duplexer integrato", AA 2015-2016

Giammarco Campana, "progettazione di stadio di pre-amplificazione a basso rumore per ricevitori ottici coerenti in tecnologia cmos 28 nm", AA 2017-2018

Marco Tambussi, "Progettazione di stadi di amplificazione a guadagno variabile per ricevitori ottici coerenti in tecnologia CMOS 28nm", AA 2017-18

Andrea Bertucca, "Analisi e studio di un ricevitore full-duplex con DAC integrato per echo-cancellation", AA 2017-2018

Stefano Di Carlo, "Analisi e studio di sistema di un ricevitore Full-Duplex con cammino ausiliario

Laurea Magistrale

per Echo-Cancellation", AA 2018-19

Matteo De Ferrari, "Progettazione di un Driver Lineare di MZM per Comunicazioni Ottiche Coerenti in Tecnologia CMOS 28nm", AA2018-19

Luca Baldini, "Progetto di un amplificatore a basso rumore riconfigurabile per sistemi di ricezione UWB (3.1-10.6 GHz)", AA 2004-2005

Flavio Avanzo, "Studio di Fattibilità di un Amplificatore di Potenza di tipo Doherty", AA 2004-2005

Stefano Borsotti, "Studio di mixer passivi "current-mode" per tecnologie CMOS superscalate", AA 2004-2005

Raffaella Genesi, "Progetto di un oscillatore a controllo digitale ad alta efficienza funzionante a 60GHz per applicazioni WPAN", AA 2005-2006

Vincenzo Lombardi, "Analysis and Modeling of mixers for wireless receivers in 90nm CMOS technology", AA 2006-2007

Francesco Giuppi, "Caratterizzazione di un oscillatore CMOS a controllo digitale funzionante a 53 GHz", AA 2006-2007

Anna Moroni, "Design of a CMOS LNA for 60GHz applications", AA 2007-2008

Laura Filippi, "Analisi di rumore e linearità di mixer passivi a onde millimetriche in tecnologia CMOS", AA 2010-2011

Saheed Adeolu Tijani, "Active TX-RX leakage canceller for SAW-less diversity receiver", AA 2013-2014

Giacomo Pini, "Design of base-band TIA for SAW-less LTE diversity receiver", AA 2014-2015

Daniele Montanari, "An active N-path notch filter for self-interference cancellation in diversity receivers", AA 2014-2015

Yilkal Andualem Belay, "Automatic linearity enhancement of low-noise amplifier in RF receivers", AA 2014-2015

Laura Aschei, "Design exploration of low-noise trans-impedance amplifiers for 400GBaud optical receivers in 28nm CMOS", AA 2017-2018

Nimesh Miral, "OTA topologies for active RC lters with GHz band", AA2018-19

Davide Mastria, "Low-power OTA with un-conventional local active feed-back stabilization", AA 2018-19

Dottorato

Luca Baldini, "Amplificatore a basso rumore riconfigurabile per ricevitori UWB (3.1-10.6 GHz) funzionanti secondo lo standard ECMA 368", XXI Ciclo

Flavio Avanzo, "Efficiency Enhancement Techniques for Integrated Power Amplifiers in New Generation Cellular Applications", XXII Ciclo

Daniele Mastantuono, "Linearization Techniques for DVB-H Tuners in CMOS Technology", XXII Ciclo

Raffaella Genesi, "Circuits and architectures for 60GHz receiver front-ends in CMOS technology", XXIII ciclo

Anna Moroni, "Building blocks for mm-wave phased-array receivers in CMOS technology", XXV ciclo

Ehsan Kargaran, "High performance building blocks for SAW-less transceivers and design of ultra-low power receiver for wireless sensor networks", XXX ciclo

Daniele Montanari, "An FDD diversity receiver with transmitter leakage cancellation in transmit and receive bands", XXXI ciclo

Mazyar Abedinkhan Eslami, "DAC design for digital-to-RF transmitters and advanced receiver architectures", XXXIII ciclo (in corso)

Dario Prevedelli, "Wideband receivers for Full-duplex applications", XXXIII ciclo (in corso)

Laura Aschei, "Low-noise CMOS trans-impedance amplifiers for 400GBaud optical receivers", XXXIV ciclo (in corso)

ALTRE ATTIVITÀ

ACCADEMICHE

Cicli dal XXVII al XXXIV

2017

Membro del Collegio dei Docenti del Dottorato in Microelettronica dell'Università di Pavia.

2010

Membro della commissione di ammissione al Dottorato in Microelettronica dell'Università di Pavia (XXXIII ciclo).

2019

Membro della commissione di esame finale della Scuola di Dottorato di Ricerca in INGEGNERIA DELL'INFORMAZIONE -Indirizzo SCIENZA E TECNOLOGIA DELL'INFORMAZIONE (XXII ciclo), Università di Padova

2019

Membro di una Commissione di Valutazione per l'Esame Finale del Corso di Dottorato in Tecnologie dell'Informazione del Politecnico di Milano.

Membro della Commissione Fisica e Astronomia - Curriculum Fisica della Materia Condensata, Fisica dei Plasmi e Biofisica, per il conferimento del titolo di Dottore di Ricerca, Università degli Studi di Milano-Bicocca

ATTIVITÀ DI RICERCA

L'attività di ricerca scientifica è stata svolta principalmente in collaborazione con altri docenti del Dipartimento e con il supporto di aziende del settore microelettronico. Ho partecipato a numerosi progetti di ricerca finanziati dal MIUR (PRIN e FIRB), oltre che ad un progetto europeo Marie-Curie. Inoltre, ho sono stato responsabile di numerosi contratti di ricerca conto terzi finanziati da aziende microelettroniche. Tali collaborazioni hanno dato luogo ad alcune invenzioni oggetto di brevetti registrati negli USA.

L'attività di ricerca si è incentrata principalmente nell'ambito dei circuiti integrati analogici a radiofrequenza (oscillatori, amplificatori a basso rumore e di potenza, ricevitori, trasmettitori), per applicazioni alle comunicazioni wireless e wireline (in particolare tuner televisivi). Negli ultimi anni, lo sviluppo di ricetrasmittitori a sempre più alto livello di integrazione ha portato l'attività di ricerca verso sistemi adattativi, in cui è stato richiesto non solo lo sviluppo della parte analogica, ma anche di quella digitale.

Una parte dell'attività di ricerca è stata rivolta allo sviluppo di circuiti a onde millimetriche, un settore della ricerca che ha recentemente ripreso vigore in seguito all'individuazione di alcune bande di frequenza per l'utilizzo nei sistemi mobili di quinta generazione (5G).

L'ultima collaborazione, avviata con Huawei, ha riguardato invece i circuiti utilizzati nell'ambito delle comunicazioni su fibra ottica per il condizionamento del segnale proveniente dal fotodiode. Si prevede che in futuro la collaborazione si estenderà anche ai circuiti utilizzati per la modulazione del segnale ottico.

Organizzazione, direzione e coordinamento di gruppi di ricerca nazionali e internazionali, ovvero partecipazione agli stessi;

Periodo

2017-2019

Progetto

PRIN: Advanced Nanometer IC Technologies for Next Generation Transceivers (ANIThING)

Partners

Università Statale di Milano-Bicocca, Università di Pavia, Università di Napoli "Federico II"

Descrizione

Il progetto ANIThING ha come obiettivo finale lo sviluppo in tecnologia 14nm FinFet di un terminale mobile per comunicazioni Full-Duplex in cui ricevitore e trasmettitore operino sulla stessa portante. Lo sviluppo del circuito integrato include sia la parte RF, che la parte analogica di conversione A/D e l'elaborazione digitale per la cancellazione dell'auto-interferenza causata dal trasmettitore sul ricevitore.

Ruolo

Nell'ambito di questo progetto ho proposto l'architettura del rice-trasmettitore, che è stato successivamente sviluppato in collaborazione con i dottorandi dell'Università di Pavia di cui ero tutore (D. Prevedelli, D. Montanari, E. Kargaran), di altri dottorandi del Laboratorio di Microelettronica (G. Pini e S. Tijani,) e del gruppo dell'Università di Napoli.

<i>Periodo</i>	2018-19
<i>Progetto</i>	Optical RFIC TIA design in CMOS technology
<i>Partner</i>	Huawei Italia
<i>Ruolo</i>	Parte del gruppo di ricerca, tutore della dottoranda L. Aschei responsabile del progetto del TIA.
<i>Periodo</i>	2018-21
<i>Progetto</i>	Very wide channel receiver for 5G applications
<i>Partner</i>	Huawei Finland
<i>Ruolo</i>	Parte del gruppo di ricerca del Laboratorio di Microelettronica impegnato nello sviluppo del chip.
<i>Periodo</i>	2011-2014
<i>Progetto</i>	Adaptive Transceivers for Wireless Communications (ATWC), Grant Agreement 251399
<i>Partner</i>	EU Industry-Academia Partnerships and Pathways (Marie Curie) Università degli Studi di Pavia, Marvell Italia, Marvell USA, University of Lund, Ericsson AB
<i>Programma</i>	Il progetto aveva come obiettivo lo sviluppo di un terminale mobile multi-standard adattativo per ridurre la dissipazione di potenza dello stesso.
<i>Ruolo</i>	Nell'ambito del progetto sono stato responsabile dello sviluppo del Workpackage 2: RX architecture. Inoltre ho svolto, durante un periodo di 6 mesi di aspettativa dall'Università di Pavia, un periodo di "secondment" presso Marvell Italia durante il quale mi sono occupato prevalentemente dello studio e sviluppo di oscillatori ad elevata efficienza e di tecniche di linearizzazione.
<i>Periodo</i>	2009-2010
<i>Progetto</i>	Application of scaled CMOS technologies for the implementation of receive and transmit algorithms for wireless, wireline and industrial control applications.
<i>Partner</i>	Università degli Studi di Pavia, Marvell Italia
<i>Ruolo</i>	Responsabile per lo sviluppo di circuiti a monda millimetriche in tecnologia CMOS con la collaborazione della dottoranda di cui ero tutore (A. Moroni).
<i>Periodo</i>	2008-2010
<i>Progetto</i>	Contratti annuali conto-terzi sulla tematica: Progettazione di circuiti integrati RF e per TV tuners a basso costo.
<i>Partner</i>	Marvell Italia - V.le Repubblica, 38 - 27100 Pavia
<i>Ruolo</i>	Responsabile del progetto di ricerca stipulato con l'Università di Pavia. Il concetto della cancellazione dell'IM2 in amplificatori a basso rumore con ingresso single-ended ed uscita differenziale attraverso l'utilizzo del feedback è stato sviluppato e brevettato (US 2011/7994865 B1).
<i>Periodo</i>	2007-2009
<i>Progetto</i>	FIRB "Algoritmi, architetture e circuiti integrati per System on a Chip in tecnologia CMOS per applicazioni wireless a larga banda (A2SOWIWA)" protocollo nr. RBIP063L4L
<i>Partner</i>	Università degli Studi di Pavia, Marvell Italia, Università del Salento, Politecnico di Torino
<i>Ruolo</i>	Sviluppo di circuiti integrati ad onde millimetriche con il contributo della dottoranda di cui ero tutore (R. Genesi).
<i>Periodo</i>	2006-2007
<i>Progetto</i>	PRIN "Blocchi abilitanti per l'integrazione in tecnologia CMOS di un ricetrasmittitore UWB del tipo multi-band OFDM", n. 2005093524

Partner	Università di Pavia, Università di Padova
Ruolo	Responsabile dello sviluppo di circuiti integrati per applicazioni UWB. Tutore del dottorando A. Baldini, incaricato dello sviluppo dell'amplificatore a basso rumore.
Periodo	2006-2009
Progetto	FIRB "Microelettronica analogica e mista per sistemi avanzati Sviluppo di tecnologie e metodologie abilitanti per applicazioni ad alto contenuto tecnologico e per occupazione con alta specializzazione", RBAP06L4S5
Partner	Università di Pavia
Ruoli	Responsabile per lo sviluppo di amplificatori di potenza a RF in collaborazione con un post-doc (F. De Paola) e due dottorandi di cui ero tutore (F. Avanzo e D. Mastantuono).
Periodo	2002-2005
Progetto	FIRB "Tecnologie abilitanti per terminali wireless riconfigurabili",
Partner	Università degli Studi di Pavia, Università di Bologna, Università del Salento
Ruolo	Partecipazione e coordinamento dello sviluppo del dimostratore finale.

BREVETTI

Conseguimento della titolarità di brevetti;

Si riporta la lista ed in allegato copia dei brevetti USA di cui sono autore:

1. Patent No.: US 7.356.322 B2 J. Hammerschmidt, D. Manstretta, "Multiple Branch Wireless Receiver"
2. Patent No.: US 7.504.813 B2 D. Manstretta, "High precision power detector"
3. Patent No.: US 7.301.394 B2 D. Manstretta, "Impedance matched variable gain low noise amplifier using shunt feed-back"
4. Patent No.: US 7.509.110 B2, T. Hayashi, D. Manstretta, "High-order harmonic rejection mixer using multiple LO phases"
5. Patent No.: US 7.994.865 B1, D. Manstretta, F. De Bernardinis, "Even Order Cancellation in single-ended input differential output amplifiers using feedback"
6. Patent No. US 9.490.745 B1, "Voltage-Controlled Oscillator", S. Dal Toso, R. Castello, M. Garampazzi, P. Mendes, N. Codega, D. Manstretta

RELAZIONI A CONVEGNI

Partecipazione in qualità di relatore a congressi e convegni nazionali e internazionali;

Ho presentato lavori ai seguenti congressi internazionali in ambito IEEE: ISSCC 2002, ESCIRC 2002, CICC 2002, CICC 2007, RFIC 2008, EuMIC 2008, EMBC 2010, RFIC 2012, ICNF 2015.

PREMI E RICONOSCIMENTI

Conseguimento di premi e riconoscimenti nazionali e internazionali per attività di ricerca.

Ho ricevuto il premio **IEEE Journal of Solid-State Circuits 2003 Best Paper Award** dalla IEEE Solid-State Circuits Society come autore dell'articolo "Second-order intermodulation mechanisms in CMOS down-converters", pubblicato sul JSSC nel numero di Marzo 2003.

Ho ricevuto il premio Gold Leaf Award (PRIME 2017 BEST PAPER AWARD) per l'articolo presentato alla PRIME Conference 2017 tenutasi nel periodo 12 - 15 June 2017 a Giardini Naxos - Taormina.

ALTRI TITOLI

Sono membro del comitato tecnico di selezione degli articoli (TPC) di IEEE Radio Frequency Integrated Circuits Symposium dal 2007.

Sono membro del comitato direttivo (Steering Committee) di IEEE Radio Frequency Integrated Circuits Symposium dal 2016 ad oggi.

ORGANIZZAZIONE DI CONFERENZE ED ALTRE ATTIVITÀ EDITORIALI

Guest Editor del numero speciale di IEEE Journal of Solid-State Circuits May 2017 dedicato al 2016 RFIC Symposium.

Guest Editor del numero speciale di IEEE Transactions on Microwave Theory and Techniques June 2018 dedicato a 2017 RFIC Symposium.

Membro IEEE dal 2002. Revisore per IEEE Journal of Solid State Circuits, IEEE Transaction on Circuits and Systems-Part I, IEEE Transaction on Circuits and Systems-Part II, and IEEE Transaction on Microwave Theory and Techniques.

RELAZIONI CON ALTRI GRUPPI DI RICERCA A LIVELLO NAZIONALE E INTERNAZIONALE

Nel corso degli anni l'attività di ricerca è stata svolta in collaborazione con numerosi gruppi di ricerca italiani ed internazionali, come riportato nell'elenco dei progetti a cui ho partecipato o di cui ho coordinato un gruppo di lavoro. In particolare, le collaborazioni hanno riguardato gruppi di Università Statale di Milano-Bicocca, Università di Napoli "Federico II", Huawei Italia, Huawei Finlandia, Huawei Shanghai, Marvell Italia, Marvell USA, University of Lund, Ericsson AB, Università del Salento, Politecnico di Torino, Università di Padova

e Università di Bologna.

Inoltre, alcune collaborazioni internazionali hanno avuto luogo al di fuori di un progetto specifico e vengono riportate di seguito.

Periodo	2008-2012
Partner	Broadcom Corporation
Attività di collaborazione	Durante questo periodo ho collaborato con i ricercatori di Broadcom a varie tematiche di ricerca nell'ambito dei circuiti integrati a radiofrequenza. Un dottorando di cui ero tutore (Flavio Avanzo) ha svolto un periodo di internship presso la sede di Irvine (CA). La ricerca è stata inoltre supportata da diverse donazioni di Broadcom e Broadcom Foundation per un valore complessivo di oltre 100.000\$.
Periodo	2017
Partner	Mediatek UK
Attività di collaborazione	Durante questo periodo è stato sviluppato un circuito per applicazioni a ricevitori a bassissima potenza in collaborazione con Mediatek UK. Un dottorando di cui ero tutore (Ehsan Kargaran) ha svolto un periodo di internship di 6 mesi presso il gruppo di ricerca di Mediatek nello UK, dove ha finalizzato il progetto.

LINGUE CONOSCIUTE

MADRELINGUA ITALIANO

ALTRE LINGUE INGLESE, FRANCESE

La conoscenza delle lingue straniere deriva dai corsi curriculari frequentati durante le scuole superiori. L'inglese è stato perfezionato durante il periodo di permanenza dal 2001 al 2005 negli Stati Uniti.

Lista delle Pubblicazioni

1. B. Guo, D. Prevedelli, R. Castello, D. Manstretta, "A 0.08mm² 1-6.2 GHz Receiver Front-End with Inverter-Based Shunt-Feedback Balun-LNA", to be presented at IEEE RFIC Symposium., Aug 4-Sept 30 2020, Virtual Conference
2. G. Pini, D. Manstretta and R. Castello, "Analysis and Design of a 260-MHz RF Bandwidth +22-dBm OOB-IIP3 Mixer-First Receiver With Third-Order Current-Mode Filtering TIA," in *IEEE Journal of Solid-State Circuits*, doi: 10.1109/JSSC.2020.2987715.
3. E. Kargaran, C. Bryant, D. Manstretta, J. Strange, R. Castello, "A Sub-0.6V, 330 μ W, 0.15 mm² Receiver Front-End for Bluetooth Low Energy (BLE) in 22 nm FD-SOI with Zero External Components", *IEEE A-SSCC*, Macau (China), 4-6 Nov 2019
4. G. Pini, D. Manstretta and R. Castello, "A 260-MHz RF Bandwidth Mixer-First Receiver With Third-Order Current-Mode Filtering TIA," in *IEEE Solid-State Circuits Letters*, vol. 2, no. 9, pp. 183-186, Sept. 2019.
5. A. Coccia, L. Fanori, D. Manstretta, R. Castello, "A Wideband SAW-Less Transmitter Operating in Closed-Loop with Embedded N-Path Filtering", to be presented at the 2019 IEEE Custom Integrated Circuits Conference, Austin, Texas (USA), Apr 14-17 2019
6. E. Kargaran, D. Manstretta and R. Castello, "A 1.5–2.8 GHz current-mode LNTA achieving >25 dBm IIP3 and +8 dBm P-1dB gain compression", in *Microelectronics Journal*, vol. 86, no. 4, pp. 57-64, Apr 2019
7. D. Prevedelli, G. Pini, D. Manstretta, R. Castello, "A Mixer-1st auxiliary receiver for full-duplex self-interference cancellation", 2018 New Generation of CAS, NGCAS 2018, Valletta (Malta), pp. 162-165, 20-28 Nov 2018
8. A. Coccia, S. Tijani, D. Manstretta, R. Castello, "A TVWS Receiver with Balanced Output Self-Calibrated IIP2 LNTA Employing a Low-Noise Current Multiplier", *Integration, the VLSI Journal* Volume 63, pp. 283-290, Sept 2018
9. E. Kargaran, D. Manstretta and R. Castello, "A Sub-IV, 72 μ W Stacked LNA-VCO for Wireless Sensor Network Applications," 2018 14th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), Prague, pp. 185-188, July 2018.
10. D. Manstretta, "Guest Editorial for the 2017 RFIC Symposium Mini-Special Issue," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 66, no. 6, pp. 1579, Jun 2018.
11. D. Montanari, G. Castellano, E. Kargaran, G. Pini, S. Tijani, D. De Caro, A. G. M. Strollo, D. Manstretta, and R. Castello, "An FDD Wireless Diversity Receiver With Transmitter Leakage Cancellation in Transmit and Receive Bands," in *IEEE Journal of Solid-State Circuits*, vol. 53, no. 7, pp. 1945-1959, July 2018.
12. G. Pini, D. Manstretta and R. Castello, "Analysis and Design of a 20-MHz Bandwidth, 50.5-dBm OOB-IIP3, and 5.4-mW TIA for SAW-Less Receivers," in *IEEE Journal of Solid-State Circuits*, vol. 53, no. 5, pp. 1468-1480, May 2018.
13. E. Kargaran, D. Manstretta and R. Castello, "Design and Analysis of 2.4 GHz 30 μ W CMOS LNAs for Wearable WSN Applications," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 65, no. 3, pp. 891-903, March 2018.
14. E. Kargaran, D. Manstretta, R. Castello, "Design Considerations for a Sub-mW Wireless Medical Body-Area Network Receiver Front End", in *Micromachines*, Jan 2018.
15. G. Castellano, D. Montanari, D. De Caro, D. Manstretta, and A. G. M. Strollo, "An Efficient Digital Background Control for Hybrid Transformer-based Receivers ", *IEEE Transactions on Circuits and Systems - I*, vol. 64, Issue 12, 2017
16. I. Fabiano, M. Ramella, D. Manstretta, R. Castello, "A +25 dBm IIP3 1.7-2.1 GHz FDD Receiver Front-End with Integrated Hybrid-Transformer in 28nm CMOS", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 65, Issue 11, 2017
17. S. Tijani, D. Manstretta, "A Low-Power Active Self-Interference Cancellation Technique for SAW-Less FDD and Full-Duplex Receivers", in *Journal of Low Power Electronics and Applications*, Nov 2017
18. Matteo Ramella, Ivan Fabiano, Danilo Manstretta, Rinaldo Castello, "A SAW-Less 2.4GHz Receiver Front-End with 2.4mA Battery Current for SoC Coexistence", in *IEEE Journal of Solid-State Circuits*, Vol. 52, Issue 9, Sept 2017, pp. 2292-2305

19. Ehsan Kargaran, Danilo Manstretta, and Rinaldo Castello, "A 30 μ W, 3.3dB NF CMOS LNA for Wearable WSN Applications ", International Symposium on Circuits and Systems (ISCAS) 2017, Baltimore, MD (USA), 28/05/2017.
20. A. Coccia, D. Manstretta, and R. Castello, "A TVWS LNTA with Balanced Output Employing a Low-Noise Current Multiplier", PRIME 2017, Giardini Naxos - Taormina, Italy, 12/06/2017.
21. D. Montanari, G. Castellano, D. Manstretta and R. Castello, "A 0.7-2 GHz Auxiliary Receiver with Enhanced Compression for SAW-less FDD", ESSCIRC 2017, LEUVEN, Belgium, 11/09/2017.
22. E. Kargaran, S. Tijani, G. Pini, D. Manstretta and R. Castello, "Low Power Wideband Receiver with RF Self-Interference Cancellation for Full-Duplex and FDD Wireless Diversity", IEEE Radio Frequency Integrated Circuits (RFIC) Symposium 2017, Honolulu, Hawaii, 04/06/2017.
23. D. Manstretta, "Introduction to the Special Section on the 2016 Radio Frequency Integrated Circuits (RFIC) Symposium", IEEE Journal of Solid-State Circuits, vol. 52, issue 5, pp. 2, 2017.
24. G. Castellano, D. De Caro, A.G.M. Strollo, D. Manstretta, "A Low Power Control System for Real-Time Tuning of a Hybrid Transformer-based Receiver", Proceedings of the 2016 IEEE International Conference on Electronics, Circuits and Systems
25. G. Pini, D. Manstretta, R. Castello, "Highly Linear TIA for SAW-Less FDD Receivers", Proceedings of the 2016 IEEE Asian Solid-State Circuits Conference
26. D. Montanari, L. Silvestri, M. Bozzi and D. Manstretta, "Antenna Coupling and Self-Interference Cancellation in SAW-less Diversity Receivers", Proceedings of the 2016 IEEE European Microwave Conference
27. S. Tijani, D. Manstretta "A SAW-Less Receiver Front-End with Low-Power Active Self-Interference Canceller", Proceedings of the 2015 IEEE International Conference on Electronics, Circuits and Systems
28. M. Ramella, I. Fabiano, D. Manstretta, and R. Castello, "A 1.7-2.1GHz +23dBm TX Power Compatible Blocker Tolerant FDD Receiver with Integrated Duplexer in 28nm CMOS", Proceedings of the 2015 Asian Solid-State Circuits Conference
29. M. Ramella, I. Fabiano, D. Manstretta and R. Castello, "2.4GHz Low-Power SAW-Less Receiver for SoC Coexistence", Proceedings of the 2015 Asian Solid-State Circuits Conference
30. D. Manstretta and R. Castello, "An Intuitive Analysis of Phase Noise Fundamental Limits in LC Oscillators", Proceedings of the 23rd International Conference on Noise and Fluctuations, Xi'an (China), June 2nd-5th 2015
31. M. Garampazzi, P. Mendes, N. Codega, D. Manstretta, R. Castello, "Analysis and Design of a 195.6 dBc/Hz Peak FoM P-N Class-B Oscillator With Transformer-Based Tail Filtering", IEEE Journal of Solid-State Circuits, vol. 50, n. 7, Jul 2015, pp. 1657-1668
32. D. Manstretta, "Fundamental Limitations in LC Oscillators Noise-Power Efficiency", Workshop at RFIC 2015
33. Moroni, R. Genesi, and D. Manstretta, "Analysis and design of a 54 GHz distributed 'hybrid' wave oscillator array with quadrature outputs", IEEE Journal of Solid-State Circuits, vol. 49, n. 5, May 2014, pp. 1158-1172
34. M. Garampazzi, P. Mendes, N. Codega, D. Manstretta, R. Castello, "A 195.6dBc/Hz peak FoM P-N class-B oscillator with transformer-based tail filtering", Proceedings of the 2014 European Solid-State Circuits Conference, pp. 331-334
35. M. Garampazzi, S. Dal Toso, A. Liscidini, D. Manstretta, P. Mendez, L. Romano, R. Castello, "An intuitive analysis of phase noise fundamental limits suitable for benchmarking LC oscillators", IEEE Journal of Solid-State Circuits, vol. 49, n. 3, Mar 2014, pp. 635-645
36. A. Moroni and D. Manstretta, "Design and modeling of passive mixer-first receivers for millimeter-wave applications", Proceedings of the 2013 International Conference on IC Design and Technology
37. A. Moroni, R. Genesi, and D. Manstretta, "A Distributed "Hybrid" Wave Oscillator Array for Millimeter-Wave Phased-Arrays", Proceedings of the IEEE CICC 2012
38. D. Manstretta, "Second-Order Intermodulation in CMOS Down-Converters", Tutorial Presentation at "Recent development in active and passive CMOS mixer" Workshop, RFIC 2012
39. A. Moroni and D. Manstretta, "A Broadband Millimeter-Wave Passive CMOS Down-Converter", to be presented at IEEE Radio Frequency Integrated Circuits Conference, June 2012
40. D. Manstretta, "A Broadband Low-Power Low-Noise Active Balun With Second-Order Distortion Cancellation", IEEE Journal of Solid-State Circuits, Vol. 47, No. 2, Feb 2012,

41. D. Manstretta, "Design Considerations on ultra-low-power wireless transmitters for wearable medical devices", 2010 Annual Conference of the IEEE Engineering in Medicine and Biology Society (EMBC), pp 3437- 3438
42. L. Baldini, D. Manstretta, T. Erseghe, N. Laurenti, A. Liscidini, R. Castello, "Reconfigurable Multi-Band OFDM UWB Receivers: Circuits and System Considerations", chapter in book "Circuits and Systems for Future Generations of Wireless Communications", Springer, 2009, pp 27-52
43. D. Manstretta, "A Reconfigurable Ultra-Wideband Receiver", CMOS Emerging Technologies Workshop, Banff, Alberta, Canada, Feb 2009
44. D. Mastantuono, and D. Manstretta, "A low noise active balun with IM2 cancellation for multi-band portable DVB-H receivers", ISSCC 2009, San Francisco (CA), USA, 8-12 Feb 2009
45. D. Manstretta, "High Linearity Down-Conversion CMOS Mixers", IEEE European Microwave Integrated Circuits Conference 2008, Amsterdam (NL), 27-31 Oct. 2008, pp. 175-178
46. F. Avanzo, F. M. De Paola, and D. Manstretta, "A Common-Base Linear RF Power Amplifier for 3G Cellular Applications", *IEEE Custom Integrated Circuits Conference 2008*, San Jose (CA), 21-24 Sept 2008
47. R. Genesi, F. M. De Paola, and D. Manstretta, "A 53 GHz DCO for mm-Wave WPAN", *IEEE Custom Integrated Circuits Conference 2008*, San Jose (CA), 21-24 Sept 2008
48. F. M. De Paola, R. Genesi, and D. Manstretta, "A 71-73 GHz Voltage-Controlled Standing-Wave Oscillator in 90 nm CMOS Technology", 34th European Solid-State Circuit Conference, Edinburgh, 15-19 Sept 2008
49. D. Manstretta, "A Broadband Low-Noise Single-Ended Input Differential Output Amplifier with IM2 Cancelling", *IEEE Radio Frequency Integrated Circuit Symposium*, Atlanta, GA, USA, 15-17 June 2008, pp. 79-82
50. D. Manstretta, N. Laurenti, and R. Castello, "A Reconfigurable Narrowband MB-OFDM UWB Receiver Architecture", *IEEE Transaction on CAS II, Vol. 55, Issue 4, April 2008*, pp.324-328
51. M. Brandolini, P. Rossi, D. Manstretta, and F. Svelto, "Insights into CMOS Wireless Receivers toward a Universal Mobile Radio", chapter in the book "Wireless Technologies: Circuits, Systems, and Devices", ISBN: 978-0-84937-9-963, Edited by K. Iniewsky, CMOS Emerging Technologies Inc., Vancouver, Canada
52. D. Manstretta, and L. Dauphinee, "A Highly Linear Broadband Variable Gain LNA for TV Applications", presented at *IEEE Custom Integrated Circuits Conference 2007*, San Jose (CA), Sept 2007
53. R. Castello and D. Manstretta, "Multimode Reconfigurable Wireless Terminals: a First Step Toward Software Defined Radio" **invited talk** at *IEEJ Int. Analog VLSI Workshop*, Nov. 7-9, 2007, Bunnratty, Ireland
54. R. Castello and D. Manstretta, "Multimode Reconfigurable Wireless Terminals: a First Step Toward Software Defined Radio" invited talk at *ESSCIRC 2006*, 32nd European-Solid-State Circuits Conference, 18-22 September 2006, Montreux, Switzerland
55. F. Agnelli, G. Albasini, I. Bietti, A. Gnudi, A. Lacaita, D. Manstretta, R. Rovatti, E. Sacchi, P. Savazzi, F. Svelto, E. Temporiti, S. Vitali, and R. Castello, "Wireless Multi-Standard Terminals: System Analysis and Design of a Reconfigurable RF Front-end", *IEEE Circuits and Systems Magazine*, First Quarter 2006, pp 38-59
56. M. Brandolini, P. Rossi, D. Manstretta, and F. Svelto, "Towards Multi-Standard Mobile Terminals: Fully Integrated Receivers Requirements and Architectures"; *IEEE Trans. on Microwave Theory and Techniques*, Mar 2005
57. F. Gatta, D. Manstretta, P. Rossi, and F. Svelto, "A fully integrated 0.18 μ m CMOS direct conversion receiver front-end with on-chip LO for UMTS", *IEEE Journal of Solid-State Circuits*, Jan 2004
58. D. Manstretta, M. Brandolini and F. Svelto, "Second-order intermodulation mechanisms in CMOS down-converters", *IEEE Journal of Solid-State Circuits*, March 2003 - **JSSC Best Paper Award 2003**
59. M. Banu, V. Prodanov, P. Kiss, and D. Manstretta, "The challenges of fully integrated OFDM transceivers for 802.11 wireless-LAN systems", presented at *Gigahertz Radio Frequency Workshop, IEEE Int. Solid State Circuits Conference 2003*
60. D. Manstretta, F. Gatta, P. Rossi, and F. Svelto "A direct conversion CMOS receiver front-end with on-chip LO for UMTS", presented at *ESSCIRC 2002*, Florence (IT), September 2002
61. D. Manstretta and F. Svelto, "Analysis and optimization of IIP2 in CMOS direct down-converters", presented at *CICC 2002*, Orlando (FL), May 2002

62. D. Manstretta, R. Castello, F. Gatta, P. Rossi and F. Svelto "A 0.18 μ m CMOS Direct Conversion Receiver Front-End for UMTS", *IEEE Int. Solid State Circuits Conference 2002*
63. D. Manstretta, R. Castello and F. Svelto, "Low 1/f Noise CMOS active Mixers for Direct Conversion", *IEEE Transaction on CAS II: Analog and Digital Signal Processing*, vol.48, No. 9, September 2001, pp.846-850
64. D. Gerna, A. Giry, D. Manstretta, D. Belot and D. Pache, "A 1W 900MHz Direct Conversion CMOS Transmitter for Paging Applications", presented at *Radio Frequency Integrated Circuit Symposium*, Phoenix (AR), USA, May 2001
65. F. Svelto, D. Manstretta, I. Bietti and R. Castello, "Present Status in CMOS RF design", *invited paper* presented at *Norchip 2000*, Turku, Finland, December 2000
66. D. Manstretta, I. Bietti, F. Gatta, E. Sacchi, F. Svelto and R. Castello, "CMOS RF Front-end for Direct Conversion: a 2dB fully Differential LNA and a Low 1/f Noise Mixer", presented at the *Workshop "New Trends in CMOS RF Design"*, Pavia, Italy, Jun. 2000
67. D. Manstretta, F. Gatta, E. Sacchi and F. Svelto, "Low Noise Amplifier Design in CMOS", Chapter in book "Low-power design techniques and CAD tools for analog and RF integrated circuits", Kluwer Academics Press